

「4,096 コア規模で、8TFLOPS の次世代メニーコアプロセッサ「PEZY-SC2」開発の計画を発表。
～ 2016 年末にもタワーサーバーラック 1 台で 5PetaFLOPS の HPC システムを構成可能に～」

2015年2月20日、大阪で開催された「PC クラスタワークショップ in 大阪 2015」の特別講演において、株式会社 PEZY Computing（ペジーコンピューティング、以下 PEZY）は、2014 年に NEDO の助成を受けて 28nm プロセスで開発した 1,024 コア、1.5TFLOPS の大規模メニーコアプロセッサ「PEZY-SC」の開発成功を受けて、14-16nm 世代の FinFET プロセスを用いて 2016 年末の初期サンプル入手を目指して 4,096 コア規模で、倍精度演算で 8TFLOPS 超の性能を持つ HPC 向け次世代メニーコアプロセッサ「PEZY-SC2」を開発する計画を発表致しました。

PEZY の代表取締役社長の齊藤元章は、特別講演の中で以下の様に説明を行っています。「2014 年 8 月に初期サンプルを入手した当社の第 2 世代の大規模メニーコアプロセッサ「PEZY-SC」は、MIMD 型プロセッサとしては世界最大規模となる 1,024 個のコアを搭載しながら、NEDO の助成事業に採択されて低消費電力型プロセッサとして開発を行えたことで、その高い消費電力効率を活かして「PEZY-SC」を主たる演算装置として採用した小規模スーパーコンピュータが 2014 年 11 月発表の Green500 で世界第 2 位に認定される結果となりました。PEZY では、「PEZY-SC」での開発成功を受けて HPC 分野へのコミットをより一層強化していくこととし、産業用組み込み向けのプロセッサ開発とは別に HPC 分野に完全に特化した更に大規模な次世代メニーコアプロセッサを開発することと致しました。単に 4,096 もの膨大な数のコアを集積するだけではなく、8TFLOPS の倍精度演算処理性能に見合ったメモリ帯域として 0.5Byte/FLOPS のレベルを目指すべく、我々のグループ内で開発する「超広帯域積層 DRAM」を 8 個接続する場合には、合計で 4TB/s の帯域を実現することができるメモリ IF の開発も行います。」

現時点で計画されている「PEZY-SC2」の主要諸元は以下の通りです。

- ・ 製造プロセス：14-16nm FinFET
- ・ ダイサイズ：400-500mm²
- ・ 動作周波数：1.0GHz
- ・ 搭載独自コア数：4,096
- ・ 演算性能：8.2TFLOPS（倍精度）/16.4TFLOPS（単精度）
- ・ 内臓 CPU：デバッグ・管理用に加えて、新たに汎用演算用にも利用
- ・ メモリインターフェース 1：500GB/s（独自）* 8 ch（パッケージ内接続）
- ・ メモリインターフェース 2：HMC または HBM（ch 数は未定）
- ・ 外部インターフェース：PCIe Gen3/4 x8 * 6 Port
- ・ 消費電力：100W（プロセッサ単体でパッケージ内積層 DRAM 等を含まず）

「PEZY-SC2」が予定通りに完成した場合、特に液浸冷却方式との併用により、タワーサーバーラック 1 台の体積で 5PetaFLOPS の性能を有する HPC システムが構築可能となります。

株式会社 PEZY Computing について：

PEZY は、高性能スーパーコンピュータを実現するための省電力小型メニーコアプロセッサ製品の開発と販売を目的に 2010 年に設立されました。独立行政法人 新エネルギー・産業技術総合開発機構（NEDO）などからの支援を得て、2012 年に第一世代の 512 コアのメニーコアプロセッサ「PEZY-1」の開発に成功し、2014 年 9 月には、NEDO の平成 24 年度戦略的省エネルギー技術革新プログラムからの助成を再び得て、第二世代の 1,024 コアのメニーコアプロセッサ「PEZY-SC」の開発に成功しました。

2014 年 10 月 7 日、PEZY は東京大学理学部情報科学科と共同研究契約を締結しました。

問い合わせ先：

〒101-0063 東京都千代田区神田淡路町 1-4-1 友泉淡路町ビル 5F

株式会社 PEZY Computing

取締役副社長 COO 鈴木 大介

TEL: 03-3525-4291

E-mail: info@pezy.co.jp

<http://www.pezy.co.jp>